

Device including a Hall element for integration into an integrated circuit

Patent number:	EP0204135
Publication date:	1986-12-10
Inventor:	POPOVIC RADIVOJE
Applicant:	LANDIS & GYR AG (CH)
Classification:	
- international:	H01L43/06
- european:	H01L27/22
Application number:	EP19860105812 19860426
Priority number(s):	CH19850002175 19850522

Also published as:

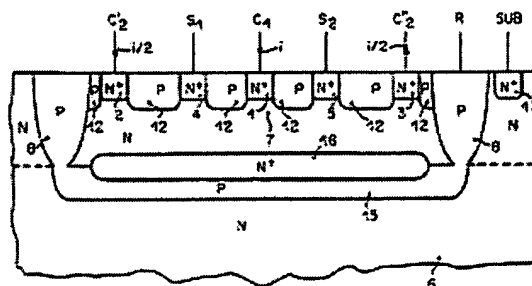
WO8607195 (A1)
US4929993 (A1)
MX168025 (A)
ES8707378 (A)
CH668146 (A5)

[more >>](#)

Abstract not available for EP0204135

Abstract of corresponding document: **US4929993**

An integrated circuit Hall element is disclosed. At least two current connection contacts and two sensor connection contacts are formed on the surface of the semiconductor body incorporating the Hall element. The active zone of the Hall element is located below the surface. A depletion region, depleted of mobile charge, is located between the surface and the active zone to provide isolation for the active zone, so that the Hall device output is linear and independent of changes in external temperature. A feedback circuit is provided to control the thickness of the depletion region.



Data supplied from the **esp@cenet** database - Worldwide

THIS PAGE BLANK (USPTO).

19



Europäisches Patentamt
European Patent Office
Office européen des brevets

11

Veröffentlichungsnummer:

0 204 135
A1

12

EUROPÄISCHE PATENTANMELDUNG

21

Anmeldenummer: 86105812.1

51

Int. Cl. H01L 43/06

22

Anmeldetag: 26.04.86

30

Priorität: 22.05.85 CH 2175/85

71

Anmelder: LGZ LANDIS & GYR ZUG AG

43

Veröffentlichungstag der Anmeldung:
10.12.86 Patentblatt 86/50

CH-6301 Zug(CH)

64

Benannte Vertragsstaaten:
AT BE CH DE FR GB IT LI NL SE

72

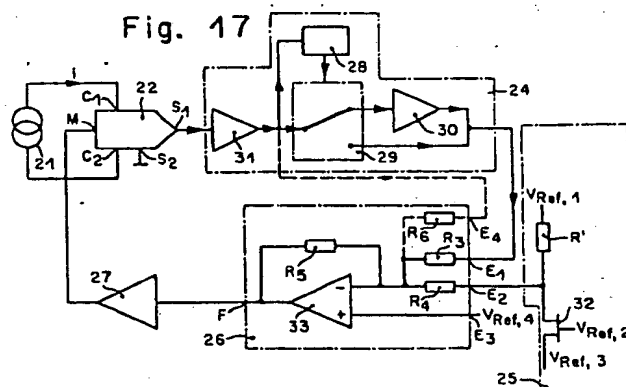
Erfinder: Popovic, Radivoje
Fridbach 1
CH-6300 Zug(CH)

54

Einrichtung mit einem in einer integrierten Schaltung integrierbaren Hallelement.

57

Das Hallelement (22) ist ein Oberflächen-Bauelement. Die Einrichtung besteht aus einem Stromgenerator (21), dem Hallelement (22) und einer Regelungsschaltung (24; 25; 26; 27) zur Konstanthaltung der Dicke einer im Hallelement (22) enthaltenen Sperrschicht zwecks Gewährleistung der Langzeitstabilität, der Temperaturstabilität und der Linearität des Hallelementes (22). Die Sperrschicht bedeckt die aktive Zone des Hallelementes (22) mindestens nach oben hin. Die Regelungsschaltung (24; 25; 26; 27) besteht aus einem Istwertaufbereiter (24), einem Sollwertgeber (25) und einem Sollwert/Istwert-Differenzgeber (26; 27), der seinerseits aus der Kaskadenschaltung eines Differenzverstärkers (26) und eines invertierenden Verstärkers (27) besteht. Der Istwertaufbereiter (24) ist ein Absolutwertbildner und enthält ein Steuergerät (28), einen Umschalter (29), einen weiteren invertierenden Verstärker (30) und einen Spannungsfollower (31).



EP 0 204 135 A1

Einrichtung mit einem in einer integrierten Schaltung integrierbaren Hallelement

Die Erfindung bezieht sich auf eine Einrichtung mit einem in einer integrierten Schaltung integrierbaren Hallelement gemäss dem Oberbegriff des Anspruchs 1.

Derartige Einrichtungen werden z.B. in Leistungsmessern oder Elektrizitätszählern verwendet zum Messen eines elektrischen Stromes i_N oder zur Bildung eines Spannungs/Strom-Produktes $u_N \cdot i_N$. Dabei bezeichnet u_N die Netzspannung eines elektrischen Versorgungsnetzes und i_N den von einem Benutzer elektrischer Energie verbrauchten elektrischen Strom. Da der Strom i_N proportional einem von ihm erzeugten Magnetfeld H_N ist, misst das Hallelement indirekt den Strom i_N , wenn es das Magnetfeld H_N ermittelt. Da die Ausgangsspannung V_H des Hallelementes proportional dem Produkt $i \cdot H_N$ ist, wobei i den Speisestrom des Hallelementes darstellt, bildet das Hallelement auch das Spannungs/Strom-Produkt $u_N \cdot i_N$, wenn der Speisestrom i des Hallelementes mit Hilfe z.B. eines Widerstandes proportional der Netzspannung u_N gewählt wird. In diesem Fall muss das Hallelement als Vierquadrant-Multiplikator arbeiten, da u_N und i_N bzw. i und H_N sinusförmig sind und somit positive und negative Werte besitzen.

Ein integrierbares vertikales Hallelement gemäss dem Oberbegriff des Anspruchs 1 ist aus der Druckschrift "The vertical hall-effect device", R.S. Popovic, IEEE Electron Device Letters, Vol. EDL-5, No. 9, Sept. 84, Seiten 357-358, bekannt. Vertikale integrierbare Hallelemente sind Hallelemente, die Magnetfelder H_N messen, die parallel zur Oberfläche des integrierten Hallelementes wirksam sind.

Ein integrierbares horizontales Hallelement gemäss dem Oberbegriff des Anspruchs 1 ist aus der US-PS-4 253 107 bekannt. Horizontale integrierbare Hallelemente sind Hallelemente, die Magnetfelder H_N messen, die senkrecht zur Oberfläche des integrierten Hallelementes wirksam sind.

Betreffend der Stabilität und insbesondere betreffend der Langzeitstabilität von Hallelementen ist, wie z.B. ersichtlich aus der Druckschrift "Hall effect probes and their use in a fully automated magnetic measuring system", M.W. Poole und R.P. Walker, IEEE Transactions on Magnetics, Vol. MAG-17, No. 5, Sept. 81, Seite 2132, nur wenig und nur Prinzipielles bekannt.

Der Erfindung liegt die Aufgabe zugrunde, integrierbare Hallelemente langzeitstabil zu machen unter Verwendung einer Technologie, die es gestattet, gleichzeitig integrierbare Hallelemente und integrierbare Transistoren herzustellen.

Die genannte Aufgabe wird erfindungsgemäss durch die im Kennzeichen des Anspruchs 1 angegebenen Merkmale gelöst.

Weitere Aufgaben, die durch Merkmale von Unteransprüchen gelöst werden, sind integrierbare Hallelemente temperaturstabil zu machen und ihre Kennlinie $V_H = f(B)$ bei konstantem, gegebenem Speisestrom i zu linearisieren. Dabei bezeichnet V_H die Ausgangsspannung des Hallelementes und $B = \mu H_N$ die Induktion des zu messenden Magnetfeldes H_N .

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden im folgenden näher beschrieben.

Es zeigen: Fig. 1 eine Draufsicht eines integrierbaren stabilen vertikalen Hallelementes in CMOS-Technologie,

Fig. 2 einen zur Fig. 1 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 3 eine Draufsicht eines integrierbaren stabilen vertikalen Hallelementes in abgeänderter CMOS-Technologie,

Fig. 4 einen Fig. 3 und zur Fig. 5 gehörenden vertikalen Querschnitt des dort jeweils dargestellten Hallelementes,

Fig. 5 einen horizontalen Querschnitt eines integrierbaren stabilen vertikalen Hallelementes mit "Sandwich"-Aufbau in abgeänderter CMOS-Technologie,

Fig. 6 eine Draufsicht einer ersten Variante eines integrierbaren stabilen vertikalen Hallelementes in abgeänderter Bi MOS-Technologie,

Fig. 7 einen zur Fig. 6 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 8 eine Draufsicht einer zweiten Variante eines integrierbaren stabilen vertikalen Hallelementes in abgeänderter Bi MOS-TECHNOLOGIE,

Fig. 9 einen zur Fig. 8 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 10 eine Draufsicht eines bipolaren Transistors in abgeänderter Bi MOS-Technologie,

Fig. 11 einen zur Fig. 10 gehörenden vertikalen Querschnitt des dort dargestellten bipolaren Transistors,

Fig. 12 eine Draufsicht eines integrierbaren stabilen horizontalen Hallelementes in Bi MOS-Technologie,

Fig. 13 einen zur Fig. 12 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 14 eine Draufsicht eines integrierbaren stabilen horizontalen Hallelementes in abgeänderter Bi MOS-Technologie,

Fig. 15 einen zur Fig. 14 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 16 einen Anschluss-Schaltbild eines integrierbaren vertikalen Hallelementes mit fünf Anschlüssen.

Fig. 17 ein Blockschaltbild einer Einrichtung mit einem Hallelement

Fig. 18 eine Kennlinie $V_H = f(B)$ der Ausgangsspannung V_H eines Hallelementes in Funktion einer gemessenen Induktion B bei gegebenem Speisestrom i ,

Fig. 19 Kennlinien geradpaariger Nichtlinearitäten $\epsilon(B)$,

Fig. 20 Kennlinien ungeradpaariger Nichtlinearitäten $\epsilon(B)$,

Fig. 21 eine Draufsicht einer verbesserten Variante des in den Figuren 1 und 2 dargestellten Hallelementes,

Fig. 22 einen zur Fig. 21 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes,

Fig. 23 eine Draufsicht einer verbesserten Variante des in den Figuren 3 und 4 dargestellten Hallelementes,

Fig. 24 einen zur Fig. 23 gehörenden vertikalen Querschnitt des dort dargestellten Hallelementes und

Fig. 25 ein Ersatzschaltbild mit Beschaltung des in den Figuren 21 bis 24 dargestellten Hallelementes.

Gleiche Bezugszahlen bezeichnen in allen Figuren der Zeichnung gleiche Teile. Die in der Zeichnung dargestellten Hallelemente sind alle Oberflächen-Bauelemente, d.h. sie befinden sich alle an der Oberfläche oder unmittelbar unterhalb der Oberfläche eines Halbleitermaterials.

Die in den Figuren 1 bis 15 dargestellten Hallelemente bzw. Transistoren sind aus Silizium- oder aus Gallium/Arsenid (GaAs)-Material hergestellt. Sie bestehen in der Regel aus Schichten eines dieser beiden Materialien. Alle diese Schichten sind entweder vom Materialeitfähigkeitstyp P oder vom entgegengesetzten Materialeitfähigkeitstyp N. Die Bezeichnung N⁺ und P⁺ deuten an, dass das entsprechende N-bzw. P-Material stark mit Fremdatomen dotiert ist, d.h. mindestens eine Konzentration von annähernd 10^{20} Ionen pro cm^3 besitzt. Umgekehrt deuten die Bezeichnungen N⁻ und P⁻ an, dass das entsprechende N-bzw. P-Material schwach mit Fremdatomen dotiert ist.

Die in den Figuren 1 bis 15 dargestellten Hallelemente bzw. Transistoren können sowohl aus P- als auch aus N-Material ausgehend hergestellt werden, was keinen Einfluss auf ihre Funktion hat unter der Bedingung, dass die Polaritäten der zugehörigen Speisespannungen bzw. Speiseströme entsprechend richtig gewählt werden. In der Zeichnung wurde einfachshalber angenommen, dass die Hallelemente immer von N-Material ausgehend hergestellt sind, was keine Einschränkung des Erfindungsgegenstandes darstellen soll.

In den Figuren 1 bis 15 wurden einfachshalber in der Regel die elektrischen Anschlüsse C₁, C₂, C'₁, C'₂, S₁, S₂, R und SUB des Hallelementes bzw. B, E, und C der Transistoren als Drähte dargestellt. In der Praxis haben sie natürlich die Gestalt von Metallisierungen, die als dünne Leitbahnen auf die Oberfläche des integrierten Hallelementes bzw. der dazugehörigen integrierten Schaltung aufgetragen sind.

Alle in den Figuren 12 bis 15 dargestellten Hallelemente besitzen zwei Stromanschlüsse C₁ und C₂ sowie zwei Sensoranschlüsse S₁ und S₂. Alle in den Figuren 1 bis 9 dargestellten Hallelemente besitzen drei Stromanschlüsse C₁, C'₁ und C'₂, sowie zwei Sensoranschlüsse S₁ und S₂. In diesem Fall ist das Hallelement mit den fünf Strom- bzw. Sensor-Anschlüssen C₁, C'₁, C'₂, S₁ und S₂ immer wie in der Fig. 16 dargestellt extern zu beschalten. In der Fig. 17 wurde einfachshalber das Vorhandensein eines Hallelementes mit vier Strom- bzw. Sensor-Anschlüssen C₁, C₂, S₁ und S₂ angenommen, was keine Einschränkung auf eine "Vier Anschluss-Variante" darstellen soll.

In allen Varianten liegt z.B. einer der beiden Sensoranschlüsse S₁ bzw. S₂ an Masse und der andere Sensoranschluss S₂ bzw. S₁ bildet den Ausgang des Hallelementes. In der Zeichnung wurde angenommen, dass der erste Sensoranschluss S₁ den Ausgang des Hallelementes bildet und dass der zweite Sensoranschluss S₂ an Masse liegt.

Die elektrischen Anschlüsse C₁, C₂ bzw. C'₁, C'₂, S₁ und S₂ des Hallelementes besitzen je einen Anschlusskontakt 1, 2, 3, 4 bzw. 5.

In den Figuren 1 bis 9 sind fünf Anschlusskontakte 1, 2, 3, 4 und 5 an der Oberfläche im vertikalen Hallelement angeordnet. Die Anschlusskontakte 1 bis 5 sind alle annähernd in einer geraden Linie nebeneinander angeordnet, wobei der erste Strom-Anschlusskontakt 1 in der Mitte liegt und die beiden Sensor-Anschlusskontakte 4 und 5 einerseits und die beiden anderen Strom-Anschlusskontakte 2 und 3 andererseits symmetrisch zum ersten Strom-Anschlusskontakt 1 auf der annähernd geraden Linie angeordnet sind. Jeder Sensor-Anschlusskontakt 4 bzw. 5 liegt dabei jeweils zwischen dem ersten Strom-Anschlusskontakt 1 und einem der beiden anderen Strom-Anschlusskontakte 2 bzw. 3.

In den Figuren 12 bis 15 sind horizontale Hallelemente dargestellt, die statt der drei Stromanschlüsse C₁, C'₁ und C'₂ der vertikalen Hallelemente nur mehr zwei Stromanschlüsse C₁ und C₂ besitzen, wobei die beiden Sensoranschlüsse S₁ und S₂ einerseits und die beiden Stromanschlüsse C₁ und C₂ andererseits über Kreuz zueinander angeordnet sind, d.h. die Verbindungslinie zwischen den Mittelpunkten der beiden zu den Sensoranschlüssen S₁ und S₂ gehörenden An-

schlusskontakte 4 und 5 und die Verbindungslinie zwischen den Mittelpunkten der beiden zu den Stromanschlüssen C_1 und C_2 gehörenden Anschlusskontakte 1 und 2 verlaufen annähernd senkrecht zueinander (siehe Fig. 12 und Fig. 14).

In allen Fällen sind die Anschlusskontakte 1 bis 5 bzw. 1, 2, 4 und 5 z.B. alle gleich gross und haben z.B. alle eine gleiche rechteckförmige Gestalt mit abgerundeten Kanten. Unterhalb der an der Oberfläche im Hallelement angeordneten fünf bzw. vier Anschlusskontakte 1 bis 5 bzw. 1, 2, 4 und 5 befindet sich jeweils, z.B. in einem Substrat 6, die aktive Zone 7 des Hallelementes. Mit andern Worten: Das integrierbare Hallelement besitzt zwei Sensor-Anschlusskontakte 4 und 5 sowie mindestens zwei Strom-Anschlusskontakte 1 und 2, die an der Oberfläche im Hallelement angeordnet sind. Alle Anschlusskontakte 1 bis 5 und die aktive Zone 7 des Hallelementes bestehen aus Material vom gleichen Materialeitfähigkeitstyp wie das Ausgangsmaterial, aus dem das Hallelement hergestellt ist. Alle Anschlusskontakte 1 bis 5 sind ausserdem stark mit Fremdatomen dotiert. Da das Hallelement als von N-Material ausgehend hergestellt angenommen wurde, bestehen alle Strom- und Sensor-Anschlusskontakte 1 bis 5 aus N^+ -Material und die aktive Zone 7 des Hallelementes aus N^- bzw. N^- -Material.

Die aktive Zone 7 des Hallelementes ist z.B. seitlich von einem Ring 8 umgeben, wobei der Ring 8 jeweils einen Ringanschluss R besitzt. In allen Fällen ist der Ring 8 vom entgegengesetzten Materialeitfähigkeitstyp wie die aktive Zone 7 und die Sensor- und Strom-Anschlusskontakte 1 bis 5 des Hallelementes. Er besteht in unserem Beispiel also aus P-Material.

Die Figuren 1 und 2 zeigen die Draufsicht und einen vertikalen Querschnitt eines in CMOS-Technologie hergestellten vertikalen Hallelementes. Die Anschlusskontakte 1 bis 5 sind an der Oberfläche in dem Substrat 6 angeordnet. Die Anschlusskontakte 1 bis 5 und das Substrat 6 bestehen aus gleichem z.B. N-Material. Unterhalb der fünf Anschlusskontakte 1 bis 5 befindet sich im Substrat 6 die aktive Zone 7 des Hallelementes. Die aktive Zone 7 ist innerhalb des Substrates 6 seitlich von dem z.B. rechteckförmigen Ring 8 umgeben, der an der Oberfläche im Substrat 6 angeordnet ist und bedeutend tiefer ist als die Tiefe der Anschlusskontakte 1 bis 5. Der Ring 8 ist, wie bereits erwähnt, vom entgegengesetzten Materialeitfähigkeitstyp wie das Substrat 6 und besteht aus P-Material. Auf der Oberfläche des Substrates 6 befindet sich eine Oxydschicht 9 aus SiO_2 -Material, die ihrerseits zumindestens teilweise mit einer

Gateschicht 10 aus elektrisch leitendem Material, z.B. aus Aluminium oder Polysilicon, bedeckt ist. Der Ring 8 besitzt den Ringanschluss R und die Gateschicht 10 einen Gateanschluss G.

Abgesehen von den Durchführungen für die Anschlüsse C_1 , C_2 , C_3 , S_1 und S_2 bedeckt die Gateschicht 10 vollständig die aktive Zone 7 des Hallelementes nach oben hin. Liegt jetzt am Gateanschluss G eine negative elektrische Spannung, so entsteht durch elektrostatische Influenz an der Oberfläche im Substrat 6 rund um die Anschlusskontakte 1 bis 5 ein in der Zeichnung durch Plus-Zeichen angedeuteter P-Kanal und unterhalb desselben sowie entlang der Uebergangsfläche zwischen Substrat 6 und Ring 8 eine Verarmungszone ("depletion layer"). Die Verarmungszone, die in der Fig. 2 gestrichelt dargestellt ist, stellt eine Sperschicht 11 dar. Mit andern Worten: Eine Sperschicht 11 wird gebildet durch die Verarmungszone, die durch elektrostatische Influenz mit Hilfe einer elektrischen Spannung erzeugt wird, die über den Gateanschluss G an der elektrisch leitenden Gateschicht 10 anliegt. Die Gateschicht 10 ist dabei, getrennt durch die Oxydschicht 9, auf die Oberfläche des Hallelementes so angeordnet, dass sie und damit auch die Verarmungszone die aktive Zone 7 des Hallelementes nach oben hin möglichst vollständig abdeckt.

Die Figuren 3 und 4 zeigen die Draufsicht und einen vertikalen Querschnitt eines in abgeänderter CMOS-Technologie hergestellten vertikalen Hallelementes, das ähnlich aufgebaut ist wie das in den Figuren 1 und 2 dargestellte vertikale Hallelement, nur dass hier die Gateschicht 10 mit ihrem Gateanschluss G und die Oxydschicht 9 fehlen. Dafür ist rund um die Anschlusskontakte 1 bis 5 an der Oberfläche im Substrat 6 eine Schicht 12 angeordnet, die, abgesehen von den Durchführungen für die Anschlusskontakte 1 bis 5, die aktive Zone 7 des Hallelementes vollständig nach oben hin bedeckt. Die Schicht 12 ist vom entgegengesetzten Materialeitfähigkeitstyp wie die aktive Zone 7 des Hallelementes und besteht demnach aus P-Material. Die Grenzschicht zwischen aktiver Zone 7 des Hallelementes und der Schicht 12 bildet einer Sperschicht 12; 7, die ebenfalls die aktive Zone 7 des Hallelementes fast vollständig nach oben hin abdeckt. Aus Gründen der einfacheren Herstellung bedeckt die Schicht 12 auch den oberen Teil des Ringes 8, was kein Nachteil ist, da die Schicht 12 und der Ring 8 vom gleichen Materialeitfähigkeitstyp P sind. Dadurch entsteht ein elektrischer Kontakt von der Schicht 12 zum Ring 8 und zu dessen Ringanschluss R. Ist der Ring 8 nicht vorhanden, so ist die Schicht 12 selber mit einem Ringanschluss R versehen.

Das in der Fig. 5 dargestellte vertikale Hallelement in abgeänderter CMOS-Technologie ist eine verbesserte Variante des in den Figuren 3 und 4 dargestellten vertikalen Hallelementes. Als zweite Ansicht gehört zur Fig. 5 die Fig. 4. Die Figur 5 stellt einen parallel zur Oberfläche des Hallelementes verlaufenden Querschnitt des Hallelementes dar, der unmittelbar unterhalb der Schicht 12 verläuft (siehe Fig. 4).

Die Figuren 5 und 4 zeigen einen horizontalen und einen vertikalen Querschnitt eines mit "Sandwich"-Aufbau hergestellten vertikalen Hallelementes. Das in der Fig. 5 dargestellte Hallelement unterscheidet sich von demjenigen, das in der Fig. 3 dargestellt ist, dadurch, dass alle Strom- und Sensor-Anschlusskontakte 1 bis 5 des Hallelementes in einer gleichen Richtung länglich sind und dass der Ring 8 durch Zwischenstege 13 und 14, die annähernd senkrecht zur Längsrichtung der Strom- und Sensor-Anschlusskontakte 1 bis 5 verlaufen, in nebeneinanderliegende Unterringe I, II und III unterteilt ist, die alle, senkrecht zur Längsrichtung der Strom- und Sensor-Anschlusskontakte 1 bis 5, eine annähernd gleiche Breite besitzen und die alle in dieser Längsrichtung, ohne gegenseitige Verschiebung, übereinander angeordnet sind, wobei zwei benachbarte Unterringe jeweils einen gemeinsamen Zwischensteg 13 bzw. 14 besitzen. m Zwischenstege bilden somit (m+1) Unterringe. Mit m=1 entsteht demnach eine aus zwei Unterringen bestehende rechteckförmige Acht. Die Anzahl (m+1) Unterringe kann beliebig gross gewählt werden. In der Fig. 5 wurde das Vorhandensein von drei Unterringen I, II und III angenommen. Es wird so ein "Sandwich" Aufbau des Hallelementes erzielt, da, in der Darstellung der Fig. 5 von oben nach unten, P- und N-Schichten sich in der Nähe der Strom- und Sensor-Anschlusskontakte 1 bis 5 gegenseitig abwechseln. Alle Strom- und Sensor-Anschlusskontakte 1 bis 5 müssen genügend lang sein, um alle N-Schichten zu überbrücken, die von Unterringen umgeben sind. Die Dicken dieser N-Schichten sind in der Fig. 5 mit t_1 , t_2 und t_3 bezeichnet, wobei $t_1=t_2=t_3$. Alle diese N-Schichten sind elektrisch parallel geschaltet. Dieser "Sandwich"-Aufbau hat den Vorteil, dass die Empfindlichkeit der Dicke der aktiven Zone 7 in Abhängigkeit einer am Ringanschluss R anliegenden elektrischen Spannung um einen Faktor m grösser ist als bei Verwendung eines Hallelementes mit einem Ring 8 ohne Zwischenstege.

Die Figuren 6 und 7 zeigen die Draufsicht und einen vertikalen Querschnitt einer ersten Variante eines in abgeänderter Bi MOS-Technologie hergestellten vertikalen Hallelementes. Dieses Hallelement ist ähnlich aufgebaut wie das in den Figuren 3 und 4 dargestellte Hallelement, mit dem wichti-

gen Unterschied, dass der Ring 8 jetzt noch eine Bodenplatte 15 besitzt, die aus dem gleichen Material P besteht wie der eigentliche Ring 8. Die Kombination aus Ring 8 und Bodenplatte 15 umgibt jetzt die aktive Zone 7 nicht nur seitlich, sondern auch nach unten hin. An der Grenzfläche zwischen Bodenplatte 15 und aktive Zone 7 des Hallelementes befindet sich ausserdem noch eine vergrabene Schicht 16 ("buried layer") aus stark mit Fremdatomen dotiertem Material vom gleichen Materialleittyp N wie das Substrat 6. Das Substrat 6 besitzt einen Anschlusskontakt 17 aus stark mit Fremdatomen dotiertem Material, der an der Oberfläche des Hallelementes im Substrat 6 eingebaut ist und der mit einem äusseren Anschluss SUB verbunden ist. Der Anschlusskontakt 17 ist vom gleichen Materialleittyp N wie das Substrat 6.

Die Figuren 8 und 9 zeigen die Draufsicht und einen vertikalen Querschnitt einer zweiten Variante eines in abgeänderter Bi MOS-Technologie hergestellten vertikalen Hallelementes. Dieses Hallelement ist ähnlich aufgebaut wie das in den Figuren 6 und 7 dargestellte Hallelement, mit dem Unterschied, dass die zum Ring 8 gehörende Bodenplatte 15 gleichzeitig als mechanischer Träger für das Hallelement dient und so das Substrat 6 ersetzt, und dass die beiden äusseren Stromanschlusskontakte 2 und 3 in der Tiefe verlängert sind bis zu ihrem Kontakt mit der vergrabenen Schicht 16. Auch fehlt das Substrat 6 mit dem zu ihm gehörenden Anschlusskontakt 17. Aus Gründen der zeichnerischen Einfachheit ist der Ring 8, im Gegensatz zu dem in der Figur 7 dargestellten Ring 8, in der Fig. 9 mit rechteckförmigem Querschnitt dargestellt, was keinen Einfluss auf die Funktion hat. Der Ring 8 ist ausserdem stark mit Fremdatomen dotiert.

Die Figuren 10 und 11 zeigen die Draufsicht und einen vertikalen Querschnitt eines in abgeänderter Bi MOS-Technologie hergestellten Bipolar-Transistors. Sein Aufbau ist, was Substrat 6, Ring 8, Bodenplatte 15, vergrabene Schicht 16 und Anschlusskontakt 17 anbelangt, genau gleich wie beim in den Figuren 6 und 7 dargestellten Hallelement. Der Bipolar-Transistor besitzt allerdings nur drei statt fünf Anschlüsse, nämlich einen Kollektor-Anschluss C, einen Emitter-Anschluss E und einen Basis-Anschluss B. Der Basis-Anschluss B ist mit einer Basiswanne 18 verbunden, die vom entgegengesetzten Materialleittyp wie das Substrat 6 ist, also aus P-Material besteht. Der Kollektor-Anschluss C und der Emitter-Anschluss E besitzen je einen Anschlusskontakt 19 bzw. 20 aus stark mit Fremdatomen dotiertem Material. Der Anschlusskontakt 19 ist an der Oberfläche im Substrat 6 und der Anschlusskontakt 20 an der Oberfläche in der Basis-Wanne 18 angeordnet. Beide

Anschlusskontakte 19 und 20 sind vom gleichen Materialeitfähigkeitstyp wie das Substrat 6, d.h. sie bestehen aus N-Material. Der Ring 8 umgibt seitlich den Anschlusskontakt 19 und die Basis-Wanne 18 genau so, wie er in der Figur 7 die Anschlusskontakte 1 bis 5 umgibt. Eine Schicht 12 aus P-Material ist hier nicht vorhanden. Wie ein Vergleich der Figuren 6 und 7 einerseits und der Figuren 10 und 11 andererseits zeigt, sind die dort dargestellten Bauelemente ähnlich aufgebaut, so dass es ohne weiteres möglich ist, beide Bauelementarten in einer einzigen integrierten Schaltung mit gleicher Technologie einzubauen zwecks Realisierung der in der Fig. 17 dargestellten Schaltung.

Die in den Figuren 1 bis 9 dargestellten Hallelemente mit fünf Strom-bzw. Sensor-Anschlüsse C_1 , C'_1 , C''_1 , S_1 und S_2 sind, wie bereits erwähnt, extern wie in der Fig. 16 dargestellt zu beschalten. Ein zu messendes Magnetfeld H_N wirkt parallel zur Oberfläche der ein Hallelement enthaltenden integrierten Schaltung. Ein Pol V_{DD} einer Speisespannung V_{DD} ; V_{SS} ist über einen Stromgenerator 21 mit dem zentralen Stromanschluss C, eines Hallelementes 22 verbunden, während der andere Pol V_{SS} der Speisespannung V_{DD} ; V_{SS} über je einen Widerstand R_1 bzw. R_2 auf die beiden andern Stromanschlüsse C'_1 bzw. C''_1 des Hallelementes 22 geführt ist (siehe Fig. 16). Der vom Stromgenerator 21 gelieferte Speisestrom i des Hallelementes 22 halbiert sich innerhalb des Hallelementes 22 und verlässt jeweils als Strom $i/2$ über die beiden Widerstände R_1 bzw. R_2 das Hallelement 22.

Die Figuren 12 und 13 zeigen die Draufsicht und einen vertikalen Querschnitt eines in Bi MOS-Technologie hergestellten horizontalen Hallelementes, das, einmal von der kreuzweisen Anordnung der Anschlusskontakte 1, 2, 4 und 5 abgesehen, ähnlich aufgebaut ist wie das in den Figuren 1 und 2 dargestellte vertikale Hallelement, mit dem Unterschied, dass der Ring 8 eine Bodenplatte 15 besitzt, die vom gleichen Materialeitfähigkeitstyp ist wie der Ring 8, d.h. die also aus P-Material besteht. Bedingt durch das Vorhandensein der Bodenplatte 15 umgibt die Verarmungszone 11 jetzt die aktive Zone 7 des Hallelementes nicht nur mehr seitlich und nach oben hin, sondern auch nach unten hin. In der Fig. 13 wurde angenommen, dass die Bodenplatte 15 als mechanischer Träger für das gesamte Hallelement dient.

Die Figuren 14 und 15 zeigen die Draufsicht und einen vertikalen Querschnitt eines in abgeänderter Bi-MOS-Technologie hergestellten horizontalen Hallelementes, das, einmal von der kreuzweisen Anordnung der Anschlusskontakte 1, 2, 4 und 5 abgesehen, ähnlich aufgebaut ist wie das in den Figuren 6 und 7 dargestellte vertikale Hallelement, nur die vergrabene Schicht 16 fehlt beim horizontalen Hallelement. Aus den Figuren 14 und

15 ist auch ersichtlich, dass, wenn im dort dargestellten Hallelement die beiden Anschlusskontakte 4 und 5 mit ihren Sensoranschlüssen S_1 und S_2 weggelassen werden, ein Feldeffekttransistor entsteht, der in der gleichen Technologie hergestellt ist wie das zugehörige Hallelement. Feldeffekttransistoren, z.B. der in der Fig. 17 dargestellte Feldeffekttransistor 32, und Hallelemente können somit in einer einzigen integrierten Schaltung mit gleicher Technologie eingebaut werden.

Die in der Fig. 17 dargestellte Einrichtung enthält neben einem Hallelement 22 und dem Stromgenerator 21 noch eine Regelungsschaltung 24; 25; 26; 27. In der Fig. 17 wurde angenommen, dass das Hallelement 22 eines der in den Figuren 12 bis 15 dargestellten Hallelemente ist, welche alle neben dem Ringanschluss R nur vier Strom-bzw. Sensoranschlüsse C_1 , C_2 , S_1 und S_2 besitzen. In diesem Fall sind die beiden Stromanschlüsse C_1 und C_2 mit je einem Pol des Stromgenerators 21 verbunden. Ist dagegen das in der Fig. 17 verwendete Hallelement 22 eines der in den Figuren 1 bis 9 dargestellten Hallelemente, welche alle neben dem Ringanschluss R noch fünf Strom-bzw. Sensoranschlüsse C_1 , C'_1 , C''_1 , S_1 und S_2 besitzen, so ist, wie bereits erwähnt, die in der Fig. 16 dargestellte Beschaltung des Hallelementes zu verwenden. In beiden Fällen liegt einer der beiden Sensoranschlüsse, z.B. der zweite Sensoranschluss S_2 , an Masse, während der andere erste Sensoranschluss S_1 , den Ausgang S_1 des Hallelementes 22 bildet.

Der Gateanschluss G mit seiner Gateschicht 10 ist nur vorhanden bei Verwendung eines der in den Figuren 1 und 2 oder 12 und 13 dargestellten Hallelemente. In diesen Fällen ist der Gateanschluss G an eine vorgegebene feste Spannung zu legen. In allen Fällen, d.h. bei Verwendung eines in den Figuren 1 bis 9 oder 12 bis 15 dargestellten Hallelementes, ist der Ringanschluss R der Steuereingang M des Hallelementes 22. In allen Fällen ist eine Sperrschicht 11 bzw. 12; 7 mindestens zwischen der aktiven Zone 7 und der Oberfläche des Hallelementes 22 angeordnet und bedeckt, wie bereits erwähnt, die aktive Zone 7 des Hallelementes 22 möglichst vollständig nach oben hin.

Der Sperrschicht 11 bzw. 12; 7 isoliert und -schützt vollständig die aktive Zone 7 des Hallelementes 22, so dass das Vorhandensein einer Isolierschicht aus Siliziumoxyd, die einen unmittelbaren direkten Kontakt hat mit der aktiven Zone 7 des Hallelementes 22, überflüssig ist. Die immer in einer solchen Isolierschicht aus Siliziumoxyd enthaltene variable Anzahl von Ladungsträgern ist demnach hier nicht vorhanden und kann daher auch die Langzeitstabilität des Hallelementes 22 nicht negativ beeinflussen. Die in den Figuren 1, 2, 12 und 13 dargestellte Oxydschicht 9 aus SiO_2 hat

nur eine sekundäre Funktion und keinen unmittelbaren direkten Kontakt mit der aktiven Zone 7 des Hallelementes 22, sondern ist von dieser aktiven Zone 7 durch die Sperrschicht 11 getrennt. Die schützende Wirkung der Sperrschicht 11 bzw. 12; 7 ist um so stärker, je vollständiger sie die aktive Zone 7 des Hallelementes 1 nach möglichst allen Richtungen hin umgibt und hängt ausserdem von ihrer Tiefe ab. Diese Tiefesollte trotz Vorhandensein von möglichen Störeinflüssen, z.B. von veränderlichen Temperatureinflüssen, immer konstant sein. Um dies zu erreichen ist das Hallelement 22, wie in der Fig. 17 dargestellt, mit einer Regelungsschaltung 24; 25; 26; 27 zu beschalten, welche die Tiefe der Sperrschicht 11 bzw. 12; 7 auf einen konstanten Wert regelt.

In der Fig. 17 ist der Ausgang S, des Hallelementes 22 über die Regelungsschaltung 24; 25; 26; 27 mit dem Steuereingang M des Hallelementes 22 verbunden. Die Regelungsschaltung 24; 25; 26; 27 besteht mindestens aus einem Istwertaufbereiter 24, einem Sollwertgeber 25 und einem Sollwert/Istwert-Differenzgeber 26; 27. Der Ausgang S, des Hallelementes 22 ist über den Istwertaufbereiter 24 mit einem Eingang E, des Sollwert/Istwert-Differenzgebers 26; 27 und der Ausgang des Sollwertgebers 25 direkt mit dessen zweiten Eingang E_2 verbunden. Der Ausgang des Sollwert/Istwert-Differenzgebers 26; 27 ist auf den Steuereingang M des Hallelementes 22 geführt. Der Istwertaufbereiter 24 ist im einfachsten Fall ein Absolutwertbildner, z.B. ein Gleichrichter, dessen Ausgangsspannung immer gleich dem Absolutwert seiner Eingangsspannung ist.

In der Fig. 17 besteht der Absolutwertbildner und damit auch der Istwertaufbereiter 24 mindestens aus einem von einem Steuergerät 28 gesteuerten Umschalter 29 und aus einem invertierenden Verstärker 30. In der Fig. 17 besitzt der Istwertaufbereiter 24 noch zur Entkopplung einen Spannungsfolger 31, der fakultativ vorhanden ist. Innerhalb des Istwertaufbereiters 24 ist dessen Eingang direkt oder über den Spannungsfolger 31, je nach Stellung des Umschalters 29, durch diesen Umschalter 29 entweder mit dem Eingang oder mit dem Ausgang des invertierenden Verstärkers 30 verbunden. Der Ausgang des invertierenden Verstärkers 30 bildet den Ausgang des Istwertaufbereiters 24 und ist demnach auf den Eingang E, des Sollwert/Istwert-Differenzgebers 26; 27 geführt. Der Eingang des Istwertaufbereiters 24 ist ausserdem noch direkt oder über den Spannungsfolger 31 mit dem Eingang des Steuergerätes 28 verbunden, dessen Ausgang auf den Steuereingang des Umschalters 29 geführt ist. Das Steuergerät 28 besteht z.B. aus nur einem Komparator und detektiert die Polarität der Eingangsspannung des Istwertaufbereiters 24 und damit auch die Polarität dieser Aus-

gangsspannung V_H des Hallelementes 22. Je nach Polarität dieser Ausgangsspannung V_H überbrückt oder nimmt der Umschalter 29 den invertierenden Verstärker 30 in Betrieb. Mit andern Worten: Ist die ausgangsspannung V_H des Hallelementes 22 positiv, wird sie direkt ohne Vorzeichen-Invertierung, und ist sie negativ, wird sie durch den ersten invertierenden Verstärker 30 mit Vorzeichen-Invertierung an den ersten Eingang E, des Sollwert/Istwert-Differenzgebers 26; 27 weitergeleitet.

Der Sollwertgeber 25 besteht z.B. aus der Reihenschaltung eines Vorwiderstandes R' und der "Source-Drain"-Strecke eines Feldeffekttransistors 32, deren gemeinsamer Pol den Ausgang des Sollwertgebers 25 bildet und somit mit dem zweiten Eingang E_2 des Sollwert/Istwert-Differenzgebers 26; 27 verbunden ist. Der andere Pol des Vorwiderstandes R' liegt an einer ersten Referenzspannung $V_{Ref,1}$, der "Gate"-Anschluss des Feldeffekttransistors 32 an einer zweiten Referenzspannung $V_{Ref,2}$ und der andere Pol der "Source-Drain"-Strecke des Feldeffekttransistors 32 an einer dritten Referenzspannung $V_{Ref,3}$.

Der Sollwert/Istwert-Differenzgeber 26; 27 besteht mindestens aus einem Differenzverstärker 26, der z.B. auf an sich bekannte Art mit Hilfe eines Operationsverstärkers 33 aufgebaut ist. In diesem Fall ist der invertierende Eingang des Operationsverstärkers 33 über einen ersten Eingangswiderstand R_1 mit dem ersten Eingang E_1 , über einen zweiten Eingangswiderstand R_2 mit dem zweiten Eingang E_2 und über einen Rückkopplungswiderstand R_3 mit dem Ausgang F jeweils des Differenzverstärkers 26 verbunden. Dieser Ausgang F ist gleichzeitig auch der Ausgang des Operationsverstärkers 33. Der nichtinvertierende Eingang des Operationsverstärkers 33 liegt über einen dritten Eingang E_3 des Differenzverstärkers 26 an einer vierten Referenzspannung $V_{Ref,4}$. Der Differenzverstärker 26 ist somit als invertierender Verstärker beschaltet. Ein weiterer Verstärker 27 ist ihm in Kaskade nachgeschaltet, z.B. zwecks Rückgängigmachung der durch den Differenzverstärker 26 verursachten Invertierung. Die beiden Verstärker 27 und 30 besitzen z.B. je einen Verstärkungsfaktor -1 und sind z.B. ebenfalls mit je einem Operationsverstärker auf an sich bekannte Art aufgebaut.

Der Feldeffekttransistor 32 dient als temperaturempfindliches Element, dessen Sättigungs ("Pinch off") -Strom umgekehrt proportional dem Quadrat der Umgebungstemperatur des Feldeffekttransistors 32 und auch des Hallelementes 22 ist, da diese beiden Bauelemente, dank ihres Einbaus in einer integrierten Schaltung, räumlich sehr nahe beieinander liegen. Dies zeigt wiederum, wie wich-

tig es ist, dass sowohl das Hallelement 22 als auch Transistoren, wie z.B. der Feldeffekttransistor 32, im gleichen Halbleiter-Kristall mit Hilfe der gleichen Technologie integrierbar sind.

Die Regelungsschaltung 24; 25; 26; 27 regelt die Dicke der Sperrschicht 11 bzw. 12; 7, indem sie die Ausgangsspannung des Hallelementes 22 als Istwert mit dem vom Sollwertgeber 25 gelieferten Sollwert vergleicht und eine so erhaltene Sollwert/Istwert-Differenz verstärkt auf den Steuerreingang M des Hallelementes 22 gibt. Da der Feldeffekttransistor 32 ein temperaturempfindliches Bauelement ist, ist auch der Sollwert temperaturabhängig. Dies gestattet es der Regelungsschaltung 24; 25; 26; 27, in diesem Fall die Dicke der Sperrschicht 11 bzw. 12; 7 auf einen Wert zu regeln, der es ermöglicht, dass die Magnetfeld-Empfindlichkeit des Hallelementes 22 unabhängig von der Temperatur bleibt. Ist das Hallelement 22 von sich aus genügend temperaturstabil, so ist der Feldeffekttransistor 32 überflüssig und kann weggelassen werden.

Der Umschalter 29 ist als Relaiskontakt in der Fig. 17 dargestellt. In der Praxis ist er jedoch in der Regel ein steuerbarer Halbleiter-Umschalter, der z.B. in CMOS-Technologie hergestellt ist.

Die in der Fig. 17 dargestellte Schaltung hat ausserdem noch den Vorteil, die Kennlinie $V_H = f(B)$ des Hallelementes 22 bei gegebenem Speisestrom i zu linearisieren, wobei sowohl geradpaarige als auch ungeradpaarige Nichtlinearitäten behoben werden. Die Definition der Nichtlinearität ist aus der Fig. 18 ersichtlich, in der eine nichtlineare Kennlinie $V_H = f(B)$ für einen gegebenen Speisestrom i dargestellt ist. Die linearisierte Kennlinie ist in der Fig. 18 gestrichelt wiedergegeben. Bei einem bestimmten Wert $B = B_1$ der Induktion B besitzt die nichtlineare Kennlinie der Hallausgangsspannung V_H einen Arbeitspunkt X, dessen Ordinate gleich $V_H(B_1)$ ist, während der entsprechende Arbeitspunkt Y auf der linearen Kennlinie die Ordinate

$$\left[\frac{\partial V_H}{\partial B} \right]_{B=0} = B_1$$

hat, wobei der Faktor

30

$$\left[\frac{\partial V_H}{\partial B} \right]_{B=0} = 0$$

sowohl die Steigung der nichtlinearen als auch die Steigung der linearen Kennlinie im Nullpunkt $B = 0$ darstellt. Die Nichtlinearität $\epsilon(B_1)$ beim Wert $B = B_1$

40

ist definiert als Differenz der beiden Ordinaten der Arbeitspunkte Y und X. D.h.:

$$\epsilon(B_1) =$$

$$\left[\frac{\partial V_H}{\partial B} \right]_{B=0} = B_1 - V_H(B_1).$$

Die nichtlinearität ist vom geradpaarigen Typ, wenn:

$$\epsilon(B_1) = \epsilon(-B_1) \text{ (siehe Fig. 19).}$$

Die Nichtlinearität ist vom ungeradpaarigen Typ, wenn:

50

Die in der Fig. 18 dargestellte Nichtlinearität ist vom ungeradpaarigen Typ.

55

Ob die Nichtlinearität eines gegebenen Hallelementes 22 von geradpaarigen oder vom ungeradpaarigen Typ ist, muss vor dem Einbau des Hallelementes 22 in der in der Fig. 17 dargestellten Schaltung mit Hilfe z.B. einer Messung ermittelt werden. Die nachfolgende Funktionsbeschreibung gilt unter der Annahme, dass den positiven Werten

der Induktion B auch positive Werte der Ausgangsspannung V_H des Hallelementes 22 und den negativen Werten der Induktion B auch negative Werte der Ausgangsspannung V_H entsprechen (siehe Fig. 18).

Bei einem Hallelement vom geradpaarigen Typ ist in der Regel die Nichtlinearität $\epsilon(B)$ in Funktion der Induktion B entweder immer positiv, wie in der Fig. 19 als nichtgestrichelte Kennlinie dargestellt, oder immer negativ, wie in der Fig. 19 als gestrichelte Kennlinie dargestellt.

Bei einem Hallelement vom ungeradpaarigen Typ ist in der Regel die Nichtlinearität $\epsilon(B)$ in Funktion der Induktion B entweder, wie in der Fig. 20 als nichtgestrichelte Kennlinie dargestellt, für positive Werte von B positiv und für negative Werte von B negativ, oder umgekehrt, wie in der Fig. 20 als gestrichelte Kennlinie dargestellt, für positive Werte von B negativ und für negative Werte von B positiv.

Ist das Hallelement 22 in idealer Weise vom geradpaarigen Typ, dann wird der vierte Eingang E_4 des Differenzverstärkers 26 nicht benutzt, d.h. die in der Fig. 17 gestrichelt gezeichnete fakultative Verbindung zwischen Ausgang des Spannungsfolgers 31 und vierten Eingang E_4 des Differenzverstärkers 26 fällt weg und nur der Absolutwert der Ausgangsspannung V_H des Hallelementes 22 erreicht über den Istwertaufbereiter 24 den ersten Eingang E_1 des Differenzverstärkers 26.

Besitzt in diesem Fall das Hallelement 22 eine ähnliche Kennlinie wie diejenige, die in der Fig. 19 nichtgestrichelt ist, und unter der Voraussetzung, dass der Spannungsfolger 31 einen positiven Verstärkungsfaktor $+1$ besitzt, muss der Verstärker 27 ein invertierender Verstärker sein, so dass die Kaskadenschaltung 24; 26; 27 keine Spannungsinversion verursacht. Besitzt das Hallelement 22 dagegen eine ähnliche Kennlinie wie diejenige, die in der Fig. 19 gestrichelt dargestellt ist, muss der Verstärker 27 unter gleichen Voraussetzungen ein nichtinvertierender Verstärker sein, so dass die Kaskadenschaltung 24; 26; 27 eine Spannungsinversion verursacht.

Ist das Hallelement 22 in idealer Weise vom ungeradpaarigen Typ, dann können das Steuergerät 28, der Umschalter 29 und der invertierende Verstärker 30 weggelassen werden, d.h. es wird kein Absolutwert der Ausgangsspannung V_H des Hallelementes 22 gebildet und diese Ausgangsspannung V_H erreicht über den Spannungsfolger 31 und einer fakultativ vorhandenen, daher in der Fig. 17 gestrichelt dargestellten Verbindung einen vierten Eingang E_4 des Differenzverstärkers 26. Im letzteren ist der vierte Eingang E_4 über einen dritten Eingangswiderstand R_4 mit dem invertierenden Eingang des Operationsverstärkers 33 verbunden.

Besitzt in diesem Fall das Hallelement 22 eine ähnliche Kennlinie wie diejenige, die in der Fig. 20 nichtgestrichelt dargestellt ist, und wieder unter der Voraussetzung, dass der Spannungsfolger 31 einen positiven Verstärkungsfaktor $+1$ besitzt, muss der Verstärker 27 ein invertierender Verstärker sein, so dass die Kaskadenschaltung 31; 26; 27 keine Spannungsinversion verursacht. Besitzt das Hallelement 22 dagegen eine ähnliche Kennlinie wie diejenige, die in der Fig. 20 gestrichelt dargestellt ist, muss der Verstärker 27 unter gleichen Voraussetzungen ein nichtinvertierender Verstärker sein, so dass die Kaskadenschaltung 31; 26; 27 eine Spannungsinversion verursacht.

Die in den Figuren 19 und 20 dargestellten Kennlinien sind ideale Kennlinien. In der Praxis sind diese Kennlinien nicht so symmetrisch zur $\epsilon(B)$ -Achse bzw. zum Nullpunkt angeordnet, d.h., in der Praxis ist in der Regel immer eine Mischung von Gleichpaarigkeit und Ungleichpaarigkeit vorhanden. In diesem Fall muss die Ausgangsspannung V_H des Hallelementes 22 sowohl den ersten Eingang E_1 , über den Istwertaufbereiter 24, als auch den vierten Eingang E_4 , über den Spannungsfolger 31 erreichen. Da die Unsymmetrien bei gleichpaarigen und bei ungleichpaarigen Nichtlinearitäten nicht unbedingt gleich gross sind, können sie durch die Wahl unterschiedlicher Werte der Eingangswiderstände R_1 und R_4 ungleich stark korrigiert werden. Der erste und der vierte Eingang E_1 und E_4 des Differenzverstärkers 26 bilden somit je einen von zwei Istwerteingängen. Am vierten Eingang E_4 erscheint immer die Ausgangsspannung V_H des Hallelementes 22 mit ihrem wirklichen Vorzeichen, während am ersten Eingang E_1 des Differenzverstärkers 26 immer der Absolutwert dieser Ausgangsspannung vorhanden ist. Die Summe der beiden an den beiden Eingängen E_1 und E_4 des Differenzverstärkers 26 anliegenden Spannungen bildet hier den Istwert der Regelungsschaltung 24; 25; 26; 27.

Kurz zusammengefasst kann die Arbeitsweise der in der Fig. 17 dargestellten Schaltung wie folgt beschrieben werden:

Die Referenzspannungen $V_{Ref,1}$, $V_{Ref,2}$, $V_{Ref,3}$ und $V_{Ref,4}$ werden so gewählt, dass am Eingang des Verstärkers 27 ein positiver Sollwert ansteht, wenn der Verstärker 27 invertierend ist, und umgekehrt ein negativer Sollwert ansteht, wenn der Verstärker 27 nichtinvertierend ist, so dass in beiden Fällen am Steuereingang M des Hallelementes 22 eine negative Grundspannung als Sollwert ansteht. Ist das mittels des Hallelementes 22 gemessene Magnetfeld z.B. ein sinusförmiges Wechsellmagnetfeld, so ist die Ausgangsspannung V_H des Hallelementes 22 eine sinusförmige Wechselspannung. Bei einem Hallelement 22 mit idealer ungeradpaari-

ger Nichtlinearität wird diese sinusförmige Wechselspannung V_H unverändert dem vierten Eingang E_4 des Differenzverstärkers 26 als Istwert zugeführt und anschliessend, je nach positivem oder negativem Verstärkungsfaktor des Verstärkers 27 dem konstanten Sollwert mit oder ohne Inversion so überlagert, dass die negative Spannung am Steuereingang M des Hallelementes 22 in der richtigen Richtung weniger bzw. mehr negativ wird, wobei die Gesamtspannung am Steuereingang M auf jeden Fall negativ bleiben muss.

Bei einem Hallelement 22 mit idealer geradpaariger Nichtlinearität geschieht dasselbe, nur dass diesmal die negativen Halbwellen der Ausgangsspannung V_H des Hallelementes 22 mit Hilfe des Umschalters 29 und des invertierenden Verstärkers 30 gleichgerichtet werden und die so gleichgerichtete Ausgangsspannung V_H als Istwert dem ersten Eingang E_1 des Differenzverstärkers 26 zugeführt wird. Ist der Verstärkungsfaktor des invertierenden Verstärkers 30 gleich -1, dann sind die gleichgerichteten negativen Halbwellen gleich gross wie die positiven Halbwellen, andernfalls ungleichgross. Bei einem Hallelement 22 mit unsymmetrischen Nichtlinearitäten, d.h. wenn eine Kombination geradpaariger und ungeradpaariger Nichtlinearitäten vorhanden ist, muss auch der Istwert eine Kombination der beiden oben erwähnten Istwerte sein, d.h. die unveränderte Ausgangsspannung V_H muss dem Eingang E_4 und die gleichgerichtete Ausgangsspannung V_H muss dem Eingang E_1 , gleichzeitig zugeführt werden. In diesem Fall wird die Summe der gewichteten Ausgangsspannung V_H und der gewichteten gleichgerichteten Ausgangsspannung V_H als Gesamtistwert wirksam, wobei die Werte der Eingangswiderstände R_4 bzw. R_1 jeweils den Gewichtungsfaktor bilden.

Da bei einem gegebenen Magnetfeld die Empfindlichkeit und damit auch die Ausgangsspannung V_H des Hallelementes 22 annähernd umgekehrt proportional zur Dicke der Sperrschicht ist und diese Dicke andererseits proportional der Spannung ist, die am Steuereingang M ansteht, wird die Nichtlinearität der Ausgangsspannung V_H korrigiert, wenn die Spannung am Steuereingang M des Hallelementes 22 regelungstechnisch in der richtigen Richtung verändert wird.

Die Fig. 21 entspricht annähernd der Fig. 1 und die Fig. 22 annähernd der Fig. 2, mit dem einzigen Unterschied, dass in den beiden Figuren 1 und 2 die elektrisch leitende Gateschicht 10 durch drei parallel nebeneinander angeordnete und voneinander getrennte Gateschichten 10a, 10b und 10c ersetzt worden ist. Die mittlere Gateschicht 10b deckt vollständig nach oben hin den Teil der aktiven Zone 7 ab, in der die Anschlusskontakte 1, 4 und 5 enthalten sind, und besitzt einen Gatean-

schluss G. Die in der Darstellung der Zeichnung linke Gateschicht 10a deckt vollständig nach oben hin den Teil der aktiven Zone 7 ab, in der der Anschlusskontakt 2 enthalten ist, und besitzt einen Gateanschluss OL. Die in der Darstellung der Zeichnung rechte Gateschicht 10c deckt vollständig nach oben hin den Teil der aktiven Zone 7 ab, in der der Anschlusskontakt 3 enthalten ist, und besitzt einen Gateanschluss OR.

Die Fig. 23 entspricht annähernd der Fig. 3 und die Fig. 24 annähernd der Fig. 4, mit dem Unterschied, dass die beiden äusseren Strom-Anschlusskontakte 2 und 3 rechteckig ringförmig sind und jeweils eine Kontaktregion 2a bzw. 3a eines Gateanschlusses OL bzw. OR seitlich umgeben, wobei die beiden Kontaktregionen 2a und 3a der Gateanschlüsse OL und OR stark mit Fremdatomen dotiert und vom entgegengesetzten Materialleitfähigkeitstyp P sind wie die Anschlusskontakte 2 und 3, d.h. sie bestehen aus P*-Material, wenn die Anschlusskontakte 2 und 3 aus N*-Material bestehen.

Das in den Figuren 21 und 22 bzw. 23 und 24 dargestellte Hallelement ist extern ähnlich zu beschalten wie das Hallelement 22 in der Fig. 16, nur dass nun noch zwei zusätzliche Gateanschlüsse OL und OR vorhanden sind, die der Kompensation der Nullspannung ("Offset"-Spannung) des Hallelementes dienen. Das Ersatzschaltbild des Hallelementes besteht jetzt gemäss der Fig. 25 aus vier Widerständen R_1 , R_2 , R_3 und R_4 , sowie aus zwei Feldeffekttransistoren 34 und 35, deren Gateanschluss jeweils der Gateanschluss OL bzw. OR des Hallelementes ist. Der Widerstand R_1 , die "Source-Drain"-Strecke des Feldeffekttransistors 34 und der Widerstand R_2 sind in der angegebenen Reihenfolge in Reihe geschaltet, desgleichen der Widerstand R_3 , die "Source-Drain"-Strecke des Feldeffekttransistors 35 und der Widerstand R_4 . Die beiden freien Enden der Widerstände R_1 und R_2 sind miteinander verbunden und bilden den Anschlusskontakt 1 des Hallelementes, der vom externen Stromgenerator 21, genau wie in der Fig. 16, mit dem Strom i gespeist wird. Der freie Anschluss des Widerstandes R_3 bildet den Anschlusskontakt 2 und der freie Anschluss des Widerstandes R_4 den Anschlusskontakt 3 des Hallelementes. Die beiden Anschlusskontakte 2 und 3 sind, genau wie in der Fig. 16, extern über je einen Widerstand R_7 bzw. R_8 mit dem Pol V_{SS} der Speisespannung $V_{DD}; V_{SS}$ verbunden, während ein zweiter Pol des Stromgenerators 21 auf deren Pol V_{DD} geführt ist. Der gemeinsame Anschluss des Widerstandes R_7 und des Feldeffekttransistors 34 bildet den ersten Sensor-Anschluss S_1 , und der gemeinsame Anschluss des Widerstandes R_8 und des Feldeffekttransistors 35 den zweiten Sensor-Anschluss S_2 des Hallelementes. Es gilt $R_1 = R_2$ und $R_3 = R_4$. Bei einem

idealen Hallelement ohne Nullspannung ("Offset"-Spannung) gilt ausserdem $R_s = R_{10}$ mit $R_{10} = R_7$. Die "Source-Drain"-Widerstände der beiden Feldeffekttransistoren 34 und 35 sind ebenfalls gleich und mit R_T bezeichnet, wenn an den beiden Gateanschlüssen OL und OR eine gleiche elektrische Spannung ansteht.

Bei nichtidealen Hallelemente mit vorhandener Nullspannung ("Offset"-Spannung) gilt z.B. $R_s = R_{10} + \Delta R$, d.h. die Messbrücke $R_7; 34; R_s; R_1; R_2; R_{10}; 35; R_s$ ist unsymmetrisch und es entsteht bei abwesendem Magnetfeld am Ausgang $S_1; S_2$ des Hallelementes eine von Null unterschiedliche Ausgangsspannung. Diese kann dadurch kompensiert werden, dass die Spannung am Gateanschluss OR des Feldeffekttransistors 35 derart geändert wird, dass dessen "Source-Drain"-Strecke einen Widerstand $R_T + \Delta R$ annimmt. Dadurch wird die Messbrücke wieder symmetrisch, da das ΔR des Widerstandes R_s durch das ΔR der "Source-Drain"-Strecke des Feldeffekttransistors 35 kompensiert wird. Die Spannung am Ausgang $S_1; S_2$ des Hallelementes wird somit korrekterweise wieder Null bei abwesendem Magnetfeld. D.h. die Nullspannung des Hallelementes kann mit Hilfe der an den beiden Gateanschlüssen OR und OL des Hallelementes anstehenden elektrischen Spannungen kompensiert werden.

Ansprüche

1. Einrichtung mit einem in einer integrierten Schaltung integrierbaren Hallelement, das zwei Sensor-Anschlusskontakte und mindestens zwei Strom-Anschlusskontakte besitzt, die an der Oberfläche im Hallelement angeordnet sind, dadurch gekennzeichnet, dass mindestens zwischen der aktiven Zone (7) des Hallelementes (22) und der Oberfläche des Hallelementes (22) eine Sperrschicht (11 bzw. 12; 7) angeordnet ist, die die aktive Zone (7) des Hallelementes (22) nach oben hin abdeckt.

2. Einrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Ausgang (S_1) des Hallelementes (22) über eine Regelungsschaltung (24; 25; 26; 27) mit einem die Dicke der Sperrschicht (11 bzw. 12; 7) steuernden Steuereingang (M) des Hallelementes (22) verbunden ist.

3. Einrichtung nach Anspruch 2, dadurch gekennzeichnet, dass die Regelungsschaltung (24; 25; 26; 27) mindestens aus einem Istwertaufbereiter (24), einem Sollwertgeber (25) und einem Sollwert/Istwert-Differenzgeber (26; 27) besteht.

4. Einrichtung nach Anspruch 3, dadurch gekennzeichnet, dass der Istwertaufbereiter (24) ein Absolutwertbildner ist.

5. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, dass der Istwertaufbereiter (24) mindestens aus einem von einem Steuergerät (28) gesteuerten Umschalter (29) und aus einem invertierenden Verstärker (30) besteht.

6. Einrichtung nach Anspruch 5, dadurch gekennzeichnet, dass das Steuergerät (28) aus einem Komparator besteht.

7. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, dass der Istwertaufbereiter (24) aus einem Gleichrichter besteht.

8. Einrichtung nach einem der Ansprüche 3 bis 7, dadurch gekennzeichnet, dass der Sollwertgeber (25) aus der Reihenschaltung eines Vorwiderstandes (R') und der "Source-Drain"-Strecke eines Feldeffekttransistors (32) besteht.

9. Einrichtung nach einem der Ansprüche 3 bis 8, dadurch gekennzeichnet, dass der Sollwert/Istwert-Differenzgeber (26; 27) mindestens aus einem Differenzverstärker (26) besteht.

10. Einrichtung nach Anspruch 9, dadurch gekennzeichnet, dass der Differenzverstärker (26) als invertierender Verstärker beschaltet ist und ihm ein weiterer invertierender Verstärker (27) in Kaskade nachgeschaltet ist.

11. Einrichtung nach Anspruch 9 oder 10, dadurch gekennzeichnet, dass der Differenzverstärker (26) zwei Istwerteingänge (E_1, E_2) besitzt, wovon der erste (E_1) mit dem Ausgang und der andere (E_2) mit dem Eingang des Istwertaufbereiters (24) verbunden ist.

12. Einrichtung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass die Sperrschicht (11) gebildet ist durch eine Verarmungszone, die erzeugt ist durch elektrostatische Influenz mit Hilfe einer elektrischen Spannung, die über einen Gateanschluss (G) an einer elektrisch leitenden Gateschicht (10) anliegt, dass die Gateschicht (10) getrennt durch eine Oxydschicht (9) auf der Oberfläche des Hallelementes (22) so angeordnet ist, dass die Gateschicht (10) und damit auch die Verarmungszone die aktive Zone (7) des Hallelementes (22) nach oben hin abdeckt, und dass der Ringanschluss (R) eines Ringes (8), der die aktive Zone (7) des Hallelementes (22) mindestens seitlich umgibt und der vom entgegengesetzten Materialleitfähigkeitstyp ist wie die aktive Zone (7) des Hallelementes (22), einen Steuereingang (M) des Hallelementes (22) bildet.

13. Einrichtung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass die Sperrschicht (12; 7) gebildet ist durch die Grenzschicht zwischen der aktiven Zone (7) des Hallelementes (22) und einer an der Oberfläche im Hallelement (22) angeordneten Schicht (12), die vom entgegengesetzten Materialleitfähigkeitstyp (P) ist wie die aktive Zone (7) des Hallelementes (22) und die diese aktive Zone (7) nach oben hin abdeckt, und

dass die Schicht (12) elektrischen Kontakt hat zu einem Ringanschluss (R), der einen Steuereingang (M) des Hallelementes (22) bildet.

14. Einrichtung nach Anspruch 13, dadurch gekennzeichnet, dass alle Strom- und Sensor-Anschlusskontakte (1 bis 5) des Hallelementes (22) in einer gleichen Richtung länglich sind, dass ein mit dem Ringanschluss (R) versehener Ring (8) vorhanden ist, der die aktive Zone (7) des Hallelementes (22) mindestens seitlich umgibt, vom entgegengesetzten Materialleitfähigkeitstyp ist wie die aktive Zone (7) des Hallelementes (22) und durch Zwischenstege (13, 14), die annähernd senkrecht zur Längsrichtung der Strom- und Sensor-Anschlusskontakte (1 bis 5) verlaufen, in Unterringe (I, II, III) unterteilt ist, die alle, senkrecht zur Längsrichtung der Strom- und Sensor-Anschlusskontakte (1 bis 5), eine annähernd gleiche Breite besitzen und die alle in dieser Längsrichtung, ohne gegenseitige Verschiebung, übereinander angeordnet sind, wobei zwei benachbarte Unterringe (I und II bzw. II und III) jeweils einen gemeinsamen Zwischensteg (13 bzw. 14) besitzen, und dass alle Strom- und Sensor-Anschlusskontakte (1 bis 5) genügend lang sind, um alle Schichten zu überbrücken, die von den Unterringen (I, II, III) umgeben sind.

15. Einrichtung nach Anspruch 12, dadurch gekennzeichnet, dass die elektrisch leitende Gateschicht (10) durch drei parallel nebeneinander angeordnete und voneinander getrennte Gateschichten (10a, 10b, 10c) gebildet ist, wobei die mittlere Gateschicht (10b) den Teil der aktiven Zone (7) nach oben hin abdeckt, in der drei mittlere Anschlusskontakte (1, 4, 5) des Hallelementes enthalten sind, dass die beiden andern Gateschichten (10a, 10c) je einen Teil der aktiven Zone (7) nach oben hin abdecken, in dem je ein weiterer Anschlusskontakt (2, 3) des Hallelementes enthalten ist, und dass alle drei Gateschichten (10a, 10b, 10c) je einen Gateanschluss (G, OL, OR) besitzen.

16. Einrichtung nach Anspruch 13, dadurch gekennzeichnet, dass die beiden äusseren Anschlusskontakte (2, 3) ringförmig sind und jeweils eine Kontaktregion (2a bzw. 3a) eines Gateanschlusses (OL bzw. OR) seitlich umgeben, wobei die Kontaktregionen (2a, 3a) der Gateanschlüsse (OL, OR) stark mit Fremdatomen dotiert und vom entgegengesetzten Materialleitfähigkeitstyp (P) sind wie die beiden äusseren Anschlusskontakte (2, 3).

17. Verwendung der Einrichtung nach einem der Ansprüche 1 bis 16 in einem Leistungsmesser oder in einem Elektrizitätszähler zum Messen eines elektrischen Stromes oder zur Bildung eines Spannung/Strom-Produktes.

30

35

40

45

50

55

12



Fig. 3

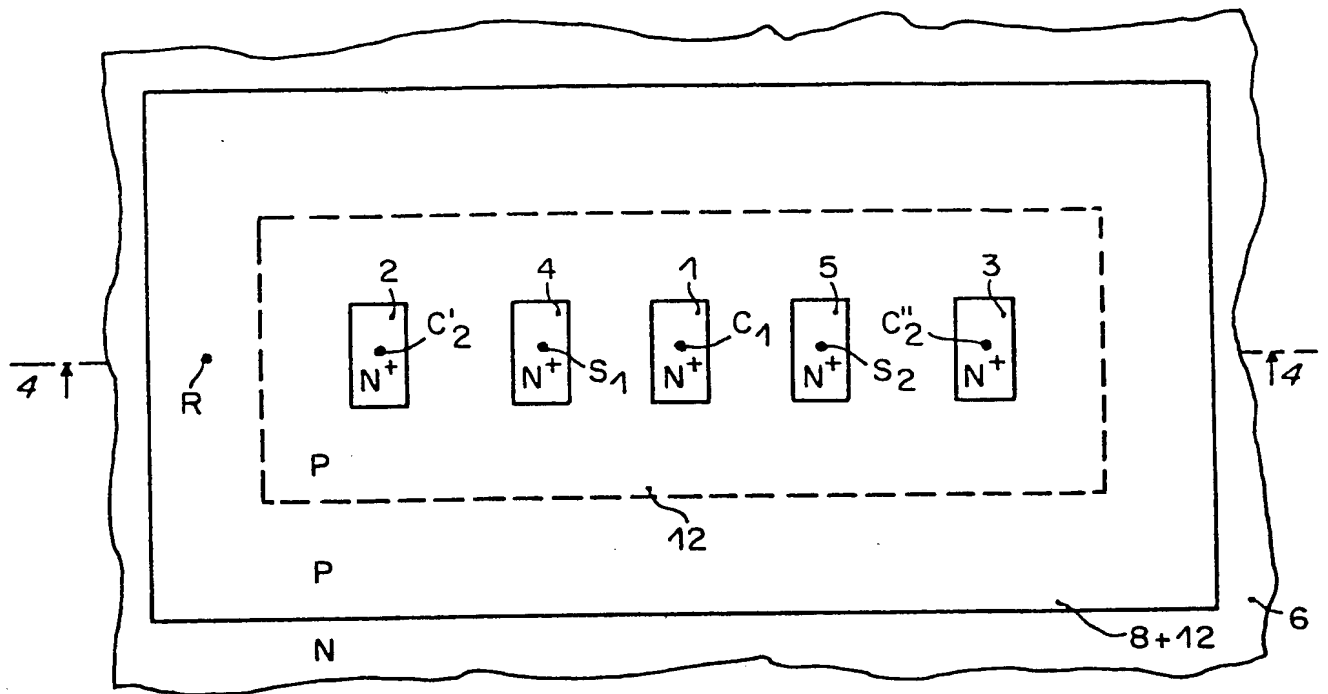


Fig. 4

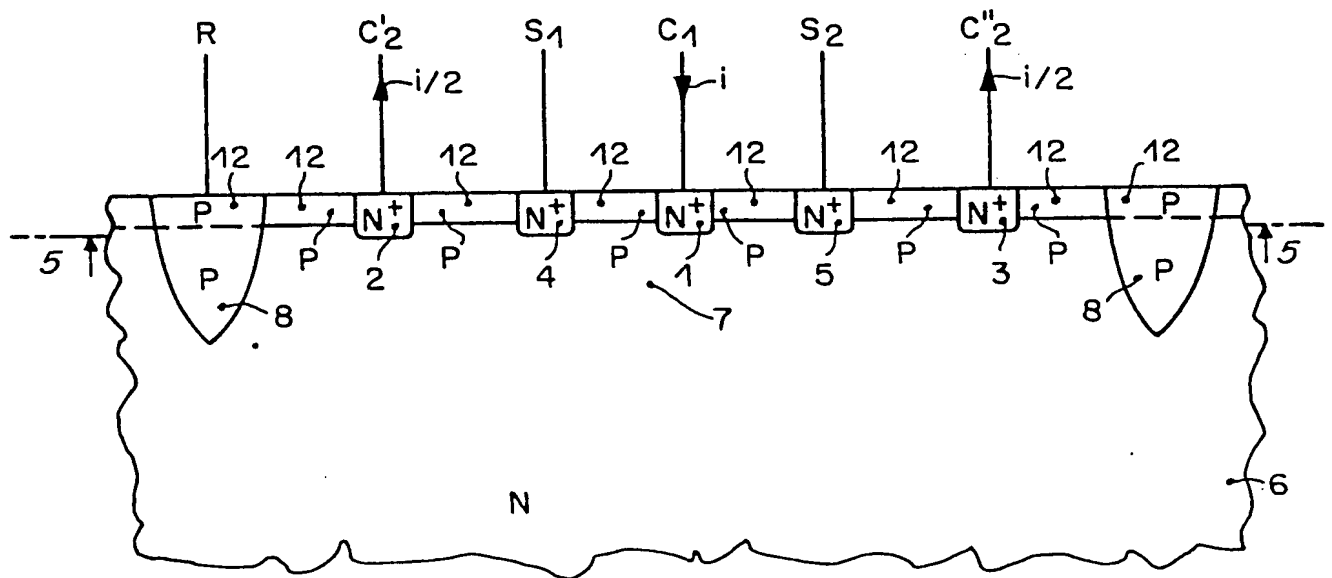


Fig. 5

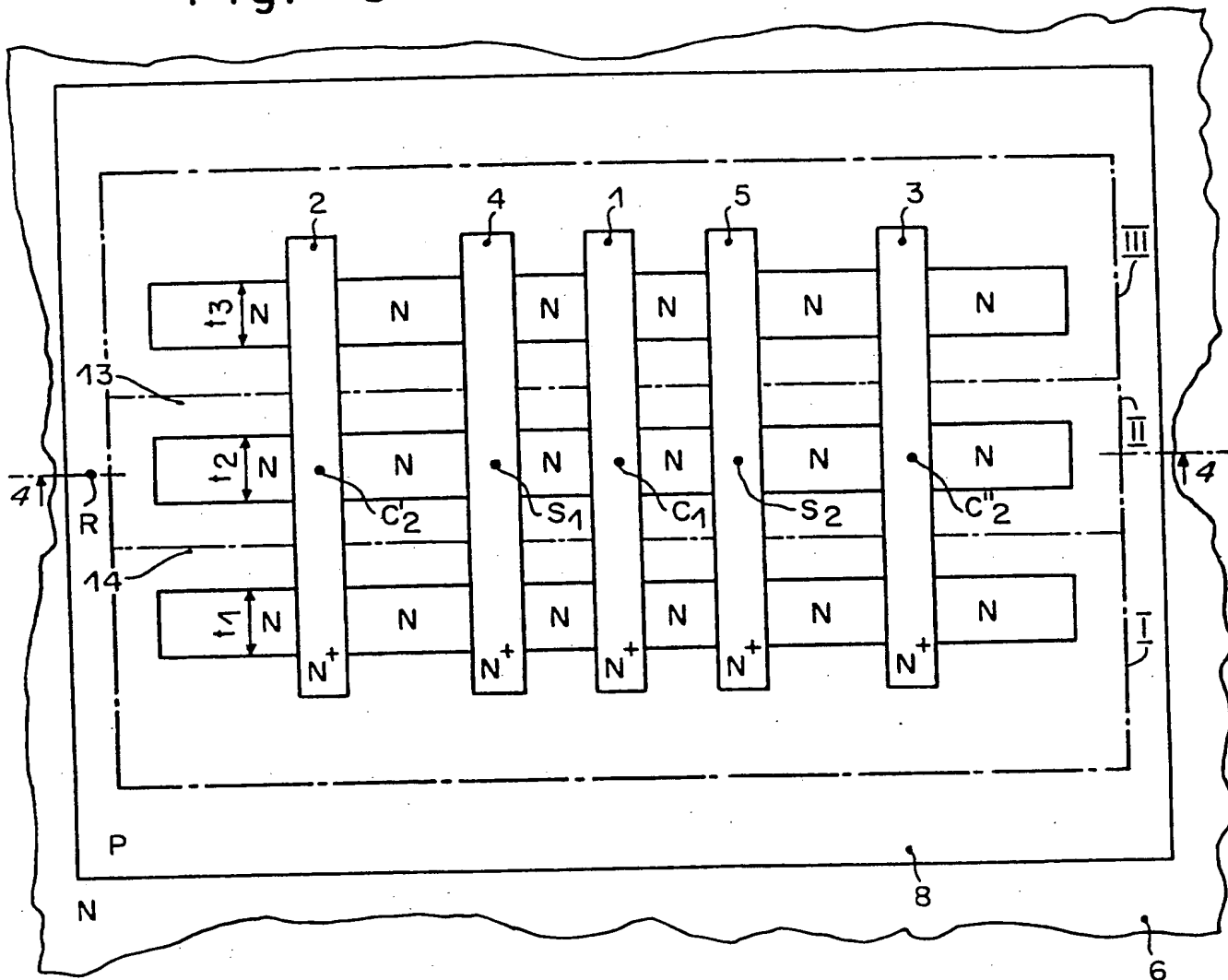




Fig. 8

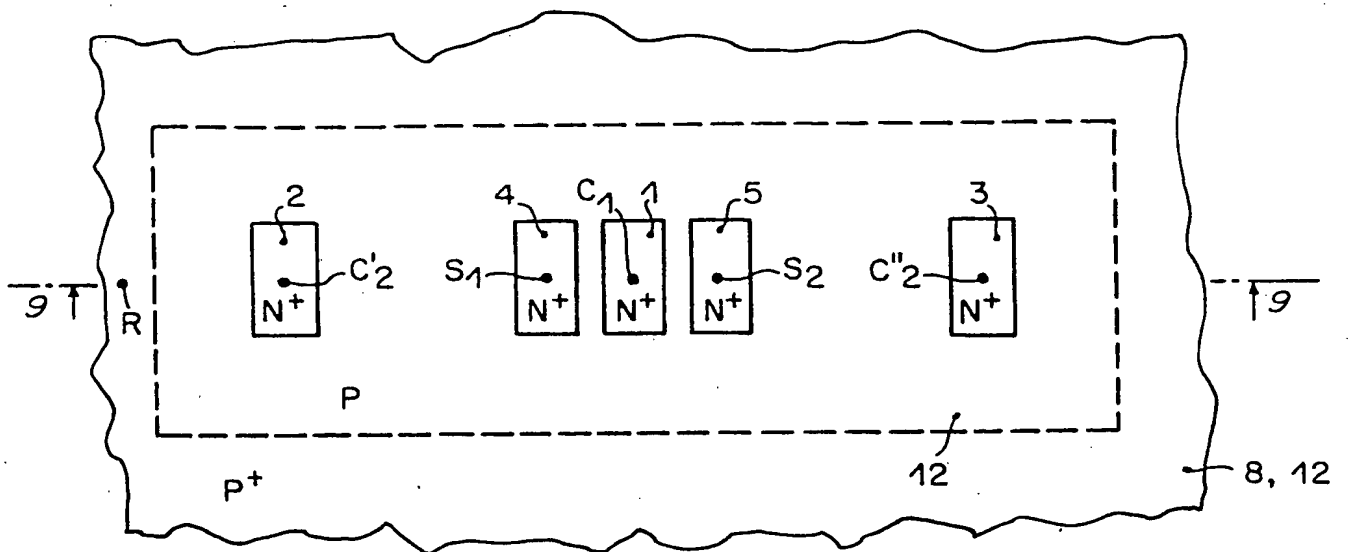


Fig. 9

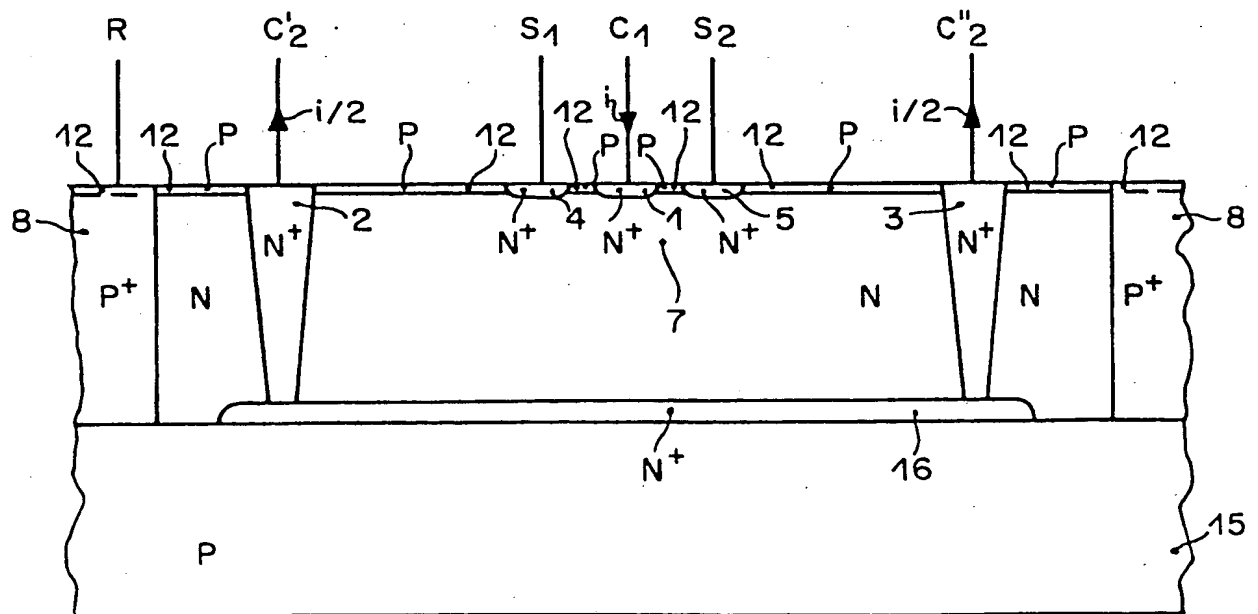


Fig. 10

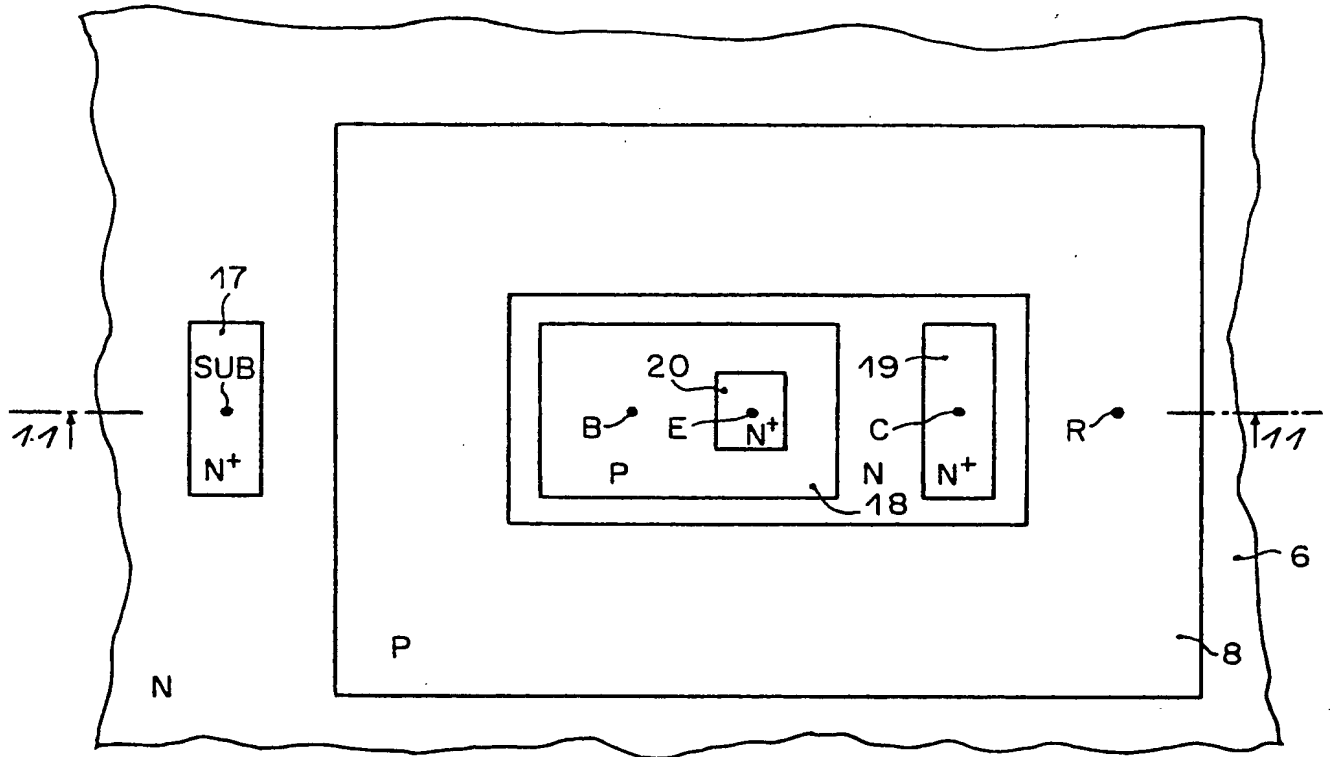


Fig. 11

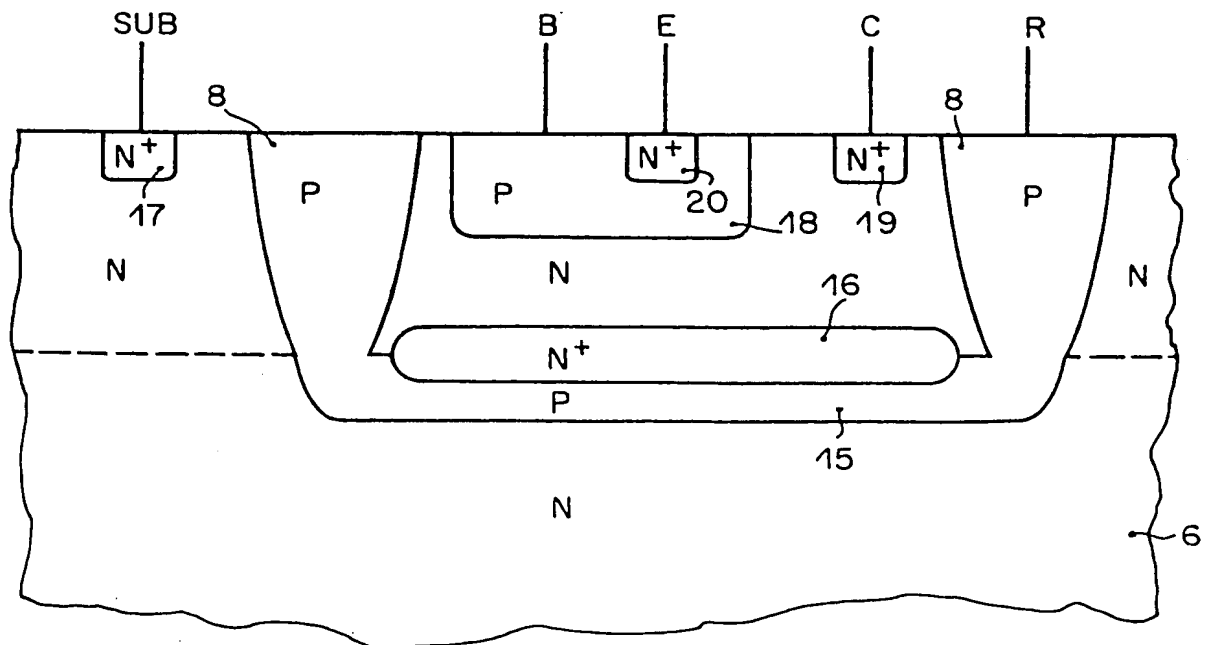


Fig. 12

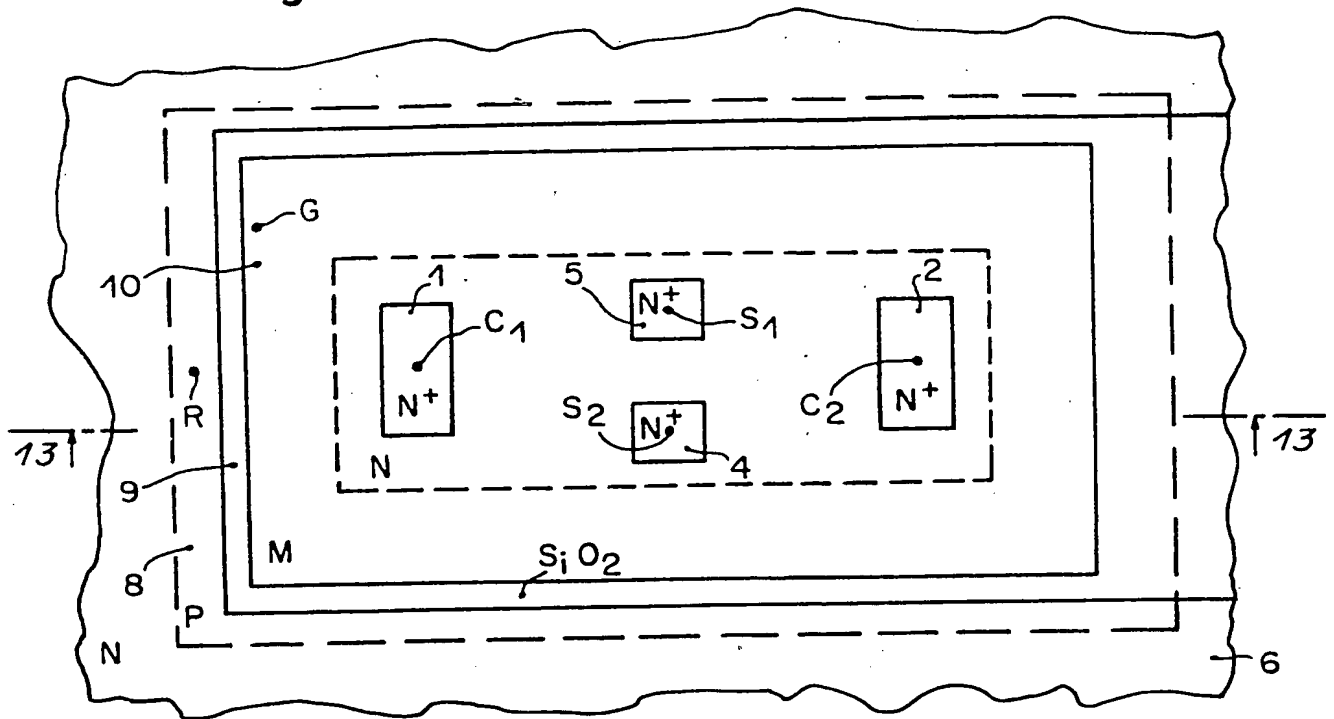


Fig. 13

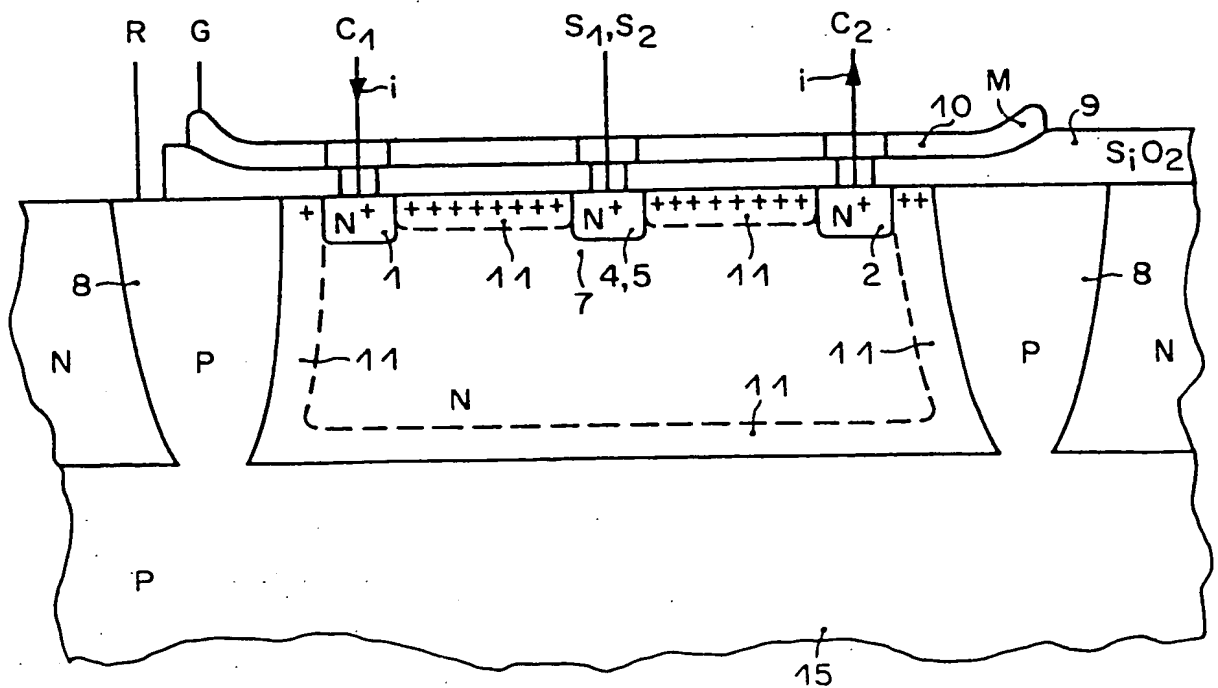


Fig. 19

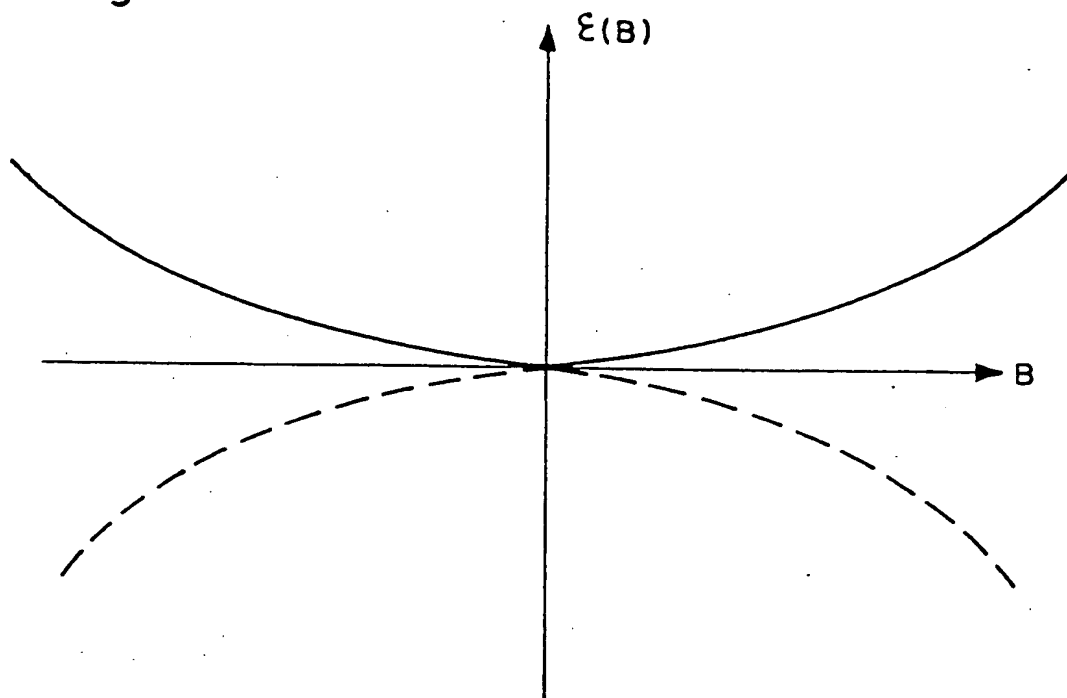
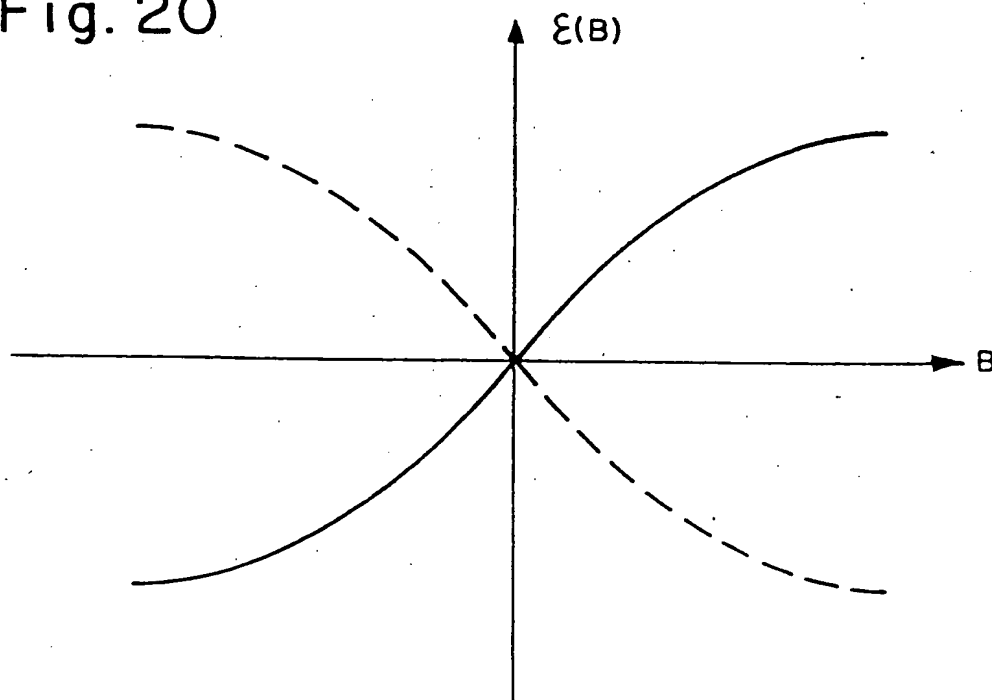


Fig. 20



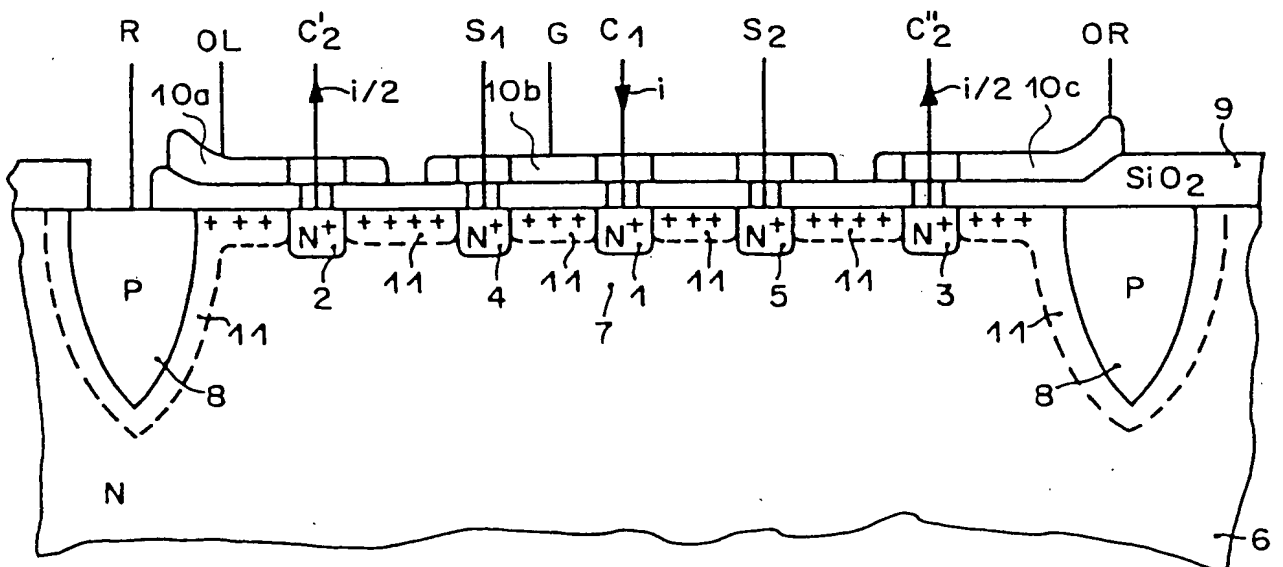
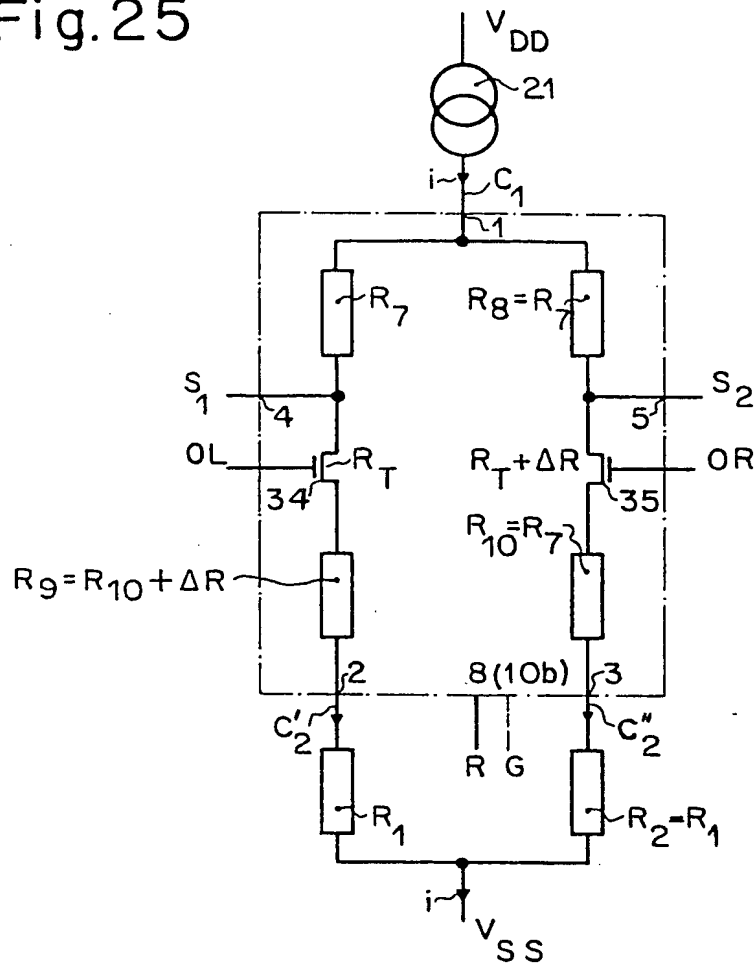


Fig.25





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung

EP 86 10 5812

EINSCHLÄGIGE DOKUMENTE																	
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 4)														
D, A	IEEE ELECTRON DEVICE LETTERS, Band EDL-5, Nr. 9, September 1984, Seiten 357-358, IEEE, New York, US; R.S. POPOVIC: "The vertical hall-effect device" * Figuren 1, a *	1	H 01 L 43/06														
A	--- IBM TECHNICAL DISCLOSURE BULLETIN, Band 22, Nr. 9, Februar 1980, Seiten 4006-4008, New York, US; S.S. HEGEDUS: "Piezoresistive stress independent hall device" * Seite 4007, Zeilen 1-5 *	1															
A	--- IBM TECHNICAL DISCLOSURE BULLETIN, Band 21, Nr. 7, Dezember 1978, Seiten 2717-2718, New York, US; J.P. BOLASH et al.: "Monolithic hall cell system" -----																
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.																	
Recherchenort DEN HAAG		Abschlußdatum der Recherche 04-09-1986	Prüfer PELSERS L.														
<table border="0"><tr><td>KATEGORIE DER GENANNTEN DOKUMENTE</td><td>E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist</td></tr><tr><td>X : von besonderer Bedeutung allein betrachtet</td><td>D : in der Anmeldung angeführtes Dokument</td></tr><tr><td>Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie</td><td>L : aus andern Gründen angeführtes Dokument</td></tr><tr><td>A : technologischer Hintergrund</td><td></td></tr><tr><td>O : mündliche Offenbarung</td><td></td></tr><tr><td>P : Zwischenliteratur</td><td></td></tr><tr><td>T : der Erfindung zugrunde liegende Theorien oder Grundsätze</td><td>& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument</td></tr></table>				KATEGORIE DER GENANNTEN DOKUMENTE	E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist	X : von besonderer Bedeutung allein betrachtet	D : in der Anmeldung angeführtes Dokument	Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie	L : aus andern Gründen angeführtes Dokument	A : technologischer Hintergrund		O : mündliche Offenbarung		P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze	& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument
KATEGORIE DER GENANNTEN DOKUMENTE	E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist																
X : von besonderer Bedeutung allein betrachtet	D : in der Anmeldung angeführtes Dokument																
Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie	L : aus andern Gründen angeführtes Dokument																
A : technologischer Hintergrund																	
O : mündliche Offenbarung																	
P : Zwischenliteratur																	
T : der Erfindung zugrunde liegende Theorien oder Grundsätze	& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument																

EPA Form 1503 03 82

BEST AVAILABLE COPY